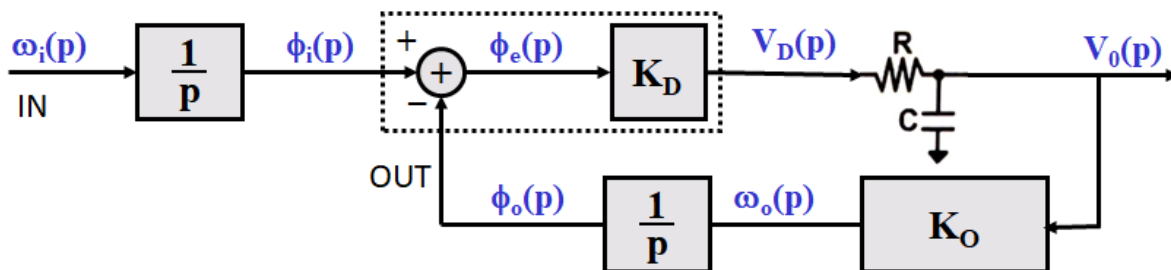


Exercice 1 – Fonction de transfert, comportement dynamique

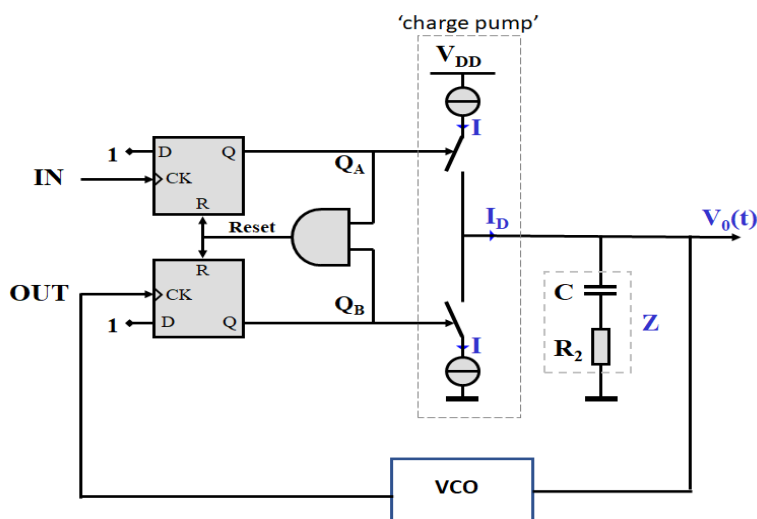
Pour le schéma de PLL ci-dessous, on suppose que le gain du détecteur de phase vaut K_D et que le gain du VCO vaut K_O .

1. Écrire les expressions du gain de boucle ouverte, des fonctions de transfert en boucle fermée et de la fonction d'erreur de phase
2. En prenant $K_D = \frac{2}{\pi}$ et $R = 1 \text{ k}\Omega$, déterminer K_O et la capacité C du filtre de boucle afin d'obtenir un amortissement $\zeta = 1$ et, pour un saut de fréquence de 1 Mrad/s , une erreur de phase statique de $\frac{\pi}{10}$ rad.
3. On modifie ensuite K_O pour améliorer l'erreur statique à $\frac{\pi}{100}$ rad pour le même saut de fréquence, en gardant R et C identiques. Quel est alors le nouvel amortissement ζ ?
4. Expliquez comment la précision de l'erreur de phase à l'état stationnaire lors d'un saut de fréquence influence la stabilité de la PLL.



Exercice 2 – Détecteur phase-fréquence

Le circuit PLL montré dans la figure contient un détecteur phase-fréquence avec pompe à charges ('charge pump') et filtre pseudo-intégrateur.

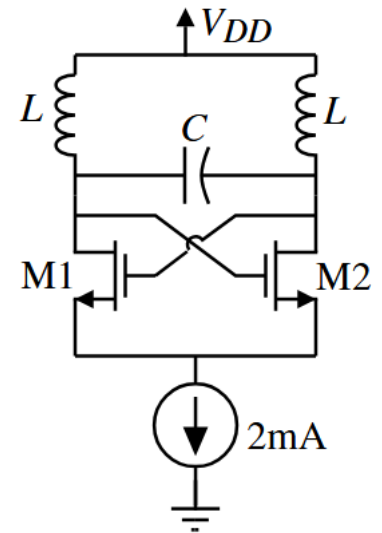


Déterminez les valeurs des composants du filtre, R_2 et C , qui assurent le fonctionnement de la PLL, en sachant que : $I = 800 \mu\text{A}$, $K_o = 500 \text{ Mrad/Vs}$, le facteur de qualité $Q=0.7$, et la pulsation naturelle $\omega_n = 632 \text{ Mrad/s}$.

Exercice 3 – VCO

Pour oscillateur LC est montré dans la figure, $L = 5 \text{ nH}$ et $C = 5 \text{ pF}$. Si le facteur de qualité Q de chaque inductance vaut 5, trouvez :

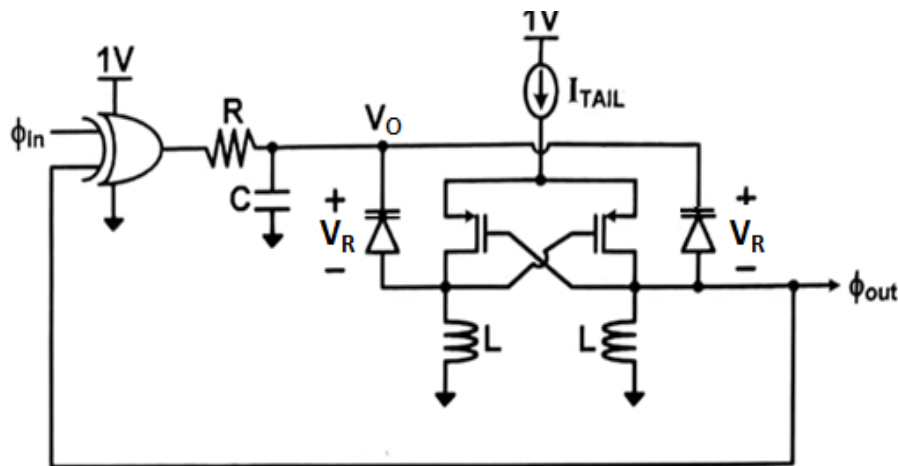
1. La fréquence d'oscillation, ω_0
2. La valeur de la résistance négative R_n qui doit être fournie par la paire à couplage croisé (M1 et M2) pour permettre l'oscillation,
3. Dimensionnez les rapports W/L de M1 et M2 pour réaliser cette résistance négative.



Exercice 4 – PLL complète

On considère une PLL simple. Le détecteur de phase logique a une excursion de 0V à 1V.

Le filtre de boucle délivre la tension de commande V_o , qui polarise en inverse le varactor de l'oscillateur LC.



(a) Tracer la caractéristique de transfert du détecteur de phase. Indiquer clairement le gain du détecteur de phase et ses unités dans les différentes régions.

(b) Pour l'oscillateur LC, on suppose que la capacité du résonateur est uniquement celle du varactor :

$$C_v = \frac{C_0}{\left(1 + \frac{V_R}{U_j}\right)^m}$$

Établir une expression de la sensibilité du VCO

$$K_O = \frac{d\omega_{out}}{dV_o}$$

en fonction de ω_{out} et des paramètres m , U_j , V_R .

(c) Le VCO est tel que $\omega_{out} = 10 \text{ Grad/s}$ pour $V_o = 0,5 \text{ V}$, avec $m = \frac{1}{2}$ et $U_j = 1 \text{ V}$.

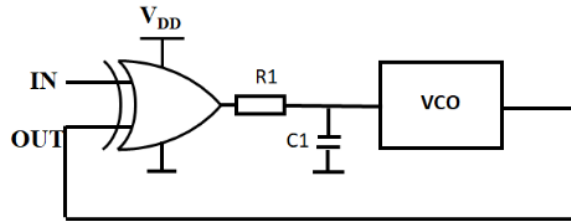
Avec $R = 1 \text{ k}\Omega$, déterminer C pour obtenir une marge de phase de 45° lorsque la PLL fonctionne à $\omega_{out} = 10 \text{ Grad/s}$.

(d) Quelle est la relation de phase entre ϕ_{in} et ϕ_{out} au verrouillage à 10 Grad/s ? Préciser si ϕ_{in} avance ou retarde ϕ_{out} .

Quiz

Choisissez la/les réponse(s) correctes

1. On s'intéresse à une PLL de structure classique (voir figure) utilisant un OU exclusif (XOR) comme détecteur de phase, et un VCO couvrant la plage allant de $f_{OUT,min}$ à $f_{OUT,max}$:



- a) ce détecteur de phase accepte un signal d'entrée carré ou sinusoïdal
b) le filtre passe-bas R1C1 sert *seulement* à filtrer les petits parasites affectant le signal
c) la boucle ne peut pas fonctionner en-dehors de la plage de $f_{OUT,min}$ à $f_{OUT,max}$
d) si la fréquence d'entrée sort de la plage du VCO, la boucle sature
e) si la fréquence à l'entrée est entre $f_{OUT,min}$ et $f_{OUT,max}$ la boucle peut se verrouiller
2. On injecte dans la boucle précédente un signal dont la fréquence f_0 est fixe et égale à la fréquence centrale (free running) du VCO. Les circuits sont alimentés à 5V.
- a) la tension à l'entrée du VCO est égale à 2.5V
b) la tension à l'entrée du VCO est parfaitement continue
c) la fréquence en sortie du XOR est égale à f_0
d) le signal de sortie est modulé en fréquence
3. Pour le circuit PLL montré dans la figure, l'erreur de phase entre la sortie du VCO et le signal entrant doit être maintenue entre pour maintenir un verrouillage.
- a) 0 et π
b) 0 et $\pi/2$
c) 0 et 2π
d) π et 2π
4. Parmi les différents types de détecteurs de phase :
- a) le XOR est simple, mais nécessite des signaux de rapport cyclique 0.5
b) le comparateur logique phase-fréquence donne un déphasage entrée-sortie nul
c) l'ensemble multiplieur analogique + filtre passe-bas réalise aussi la comparaison de fréquence
d) les trois peuvent détecter si la fréquence du VCO est plus grande ou plus petite que la fréquence du signal d'entrée